



La boucle à verrouillage de phase

Pour faire la manip, il est indispensable de suivre en parallèle le diaporama « Boucle à verrouillage de phase ».

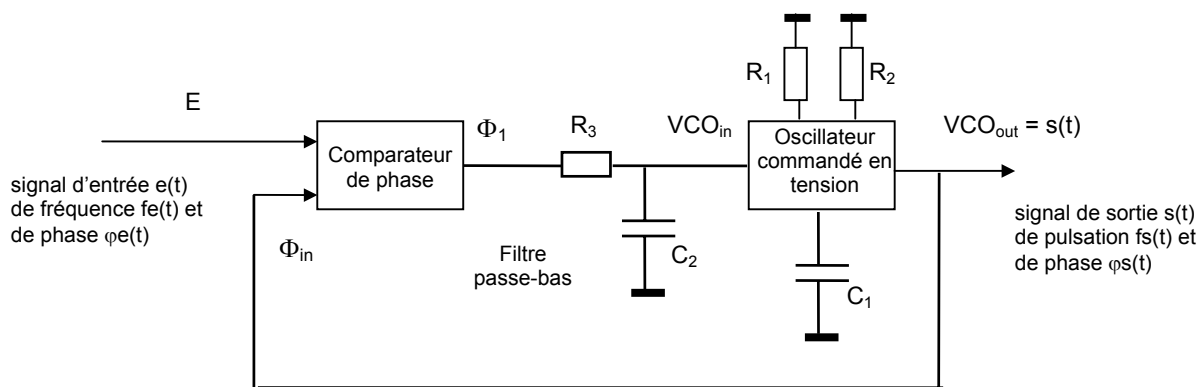
La Boucle à verrouillage de phase appelée aussi PLL ou Phase Locked Loop par les anglo-saxons a été inventée par le français Henri de Bellecize en 1932. **Diapo 1**

⇒ la PLL asservit la fréquence d'un oscillateur (le VCO) à la fréquence du signal $e(t)$ injecté dans la boucle **Diapo 2**

La PLL étudiée est un asservissement de phase ou fréquence construite autour du circuit CD4046 qui comprend :

- un comparateur de phase à OU exclusif **Diapo 8** (comparateur I, utilisé dans le TP)
- un comparateur de phase-fréquence **Diapo 9** (comparateur II, non utilisé dans le TP)
- un oscillateur commandé en tension ou VCO **Diapo 12**

Les grandeurs d'entrée et de sortie sont les fréquences des signaux et la structure de l'asservissement est la suivante :



Les valeurs des composants R_1 , R_2 et C_1 fixent les caractéristiques du VCO (fréquence centrale f_0 et pente), R_3 et C_2 fixent la fréquence de coupure du filtre passe-bas.

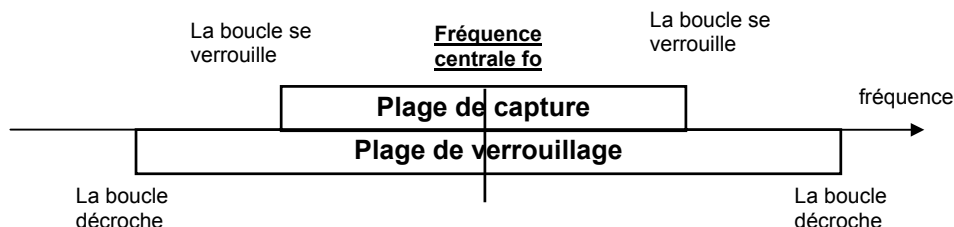
1- en l'absence de signal injecté à l'entrée de la boucle, la boucle est dite « non verrouillée » et la fréquence en sortie de la boucle est égale à la fréquence centrale du VCO. **Une boucle non verrouillée n'a aucun intérêt.**

2- si on injecte dans la boucle un signal de fréquence f_e voisine de f_0 , **la boucle se verrouille**, le VCO se cale sur la fréquence d'entrée, et on a :

- fréquence en sortie rigoureusement égale à la fréquence d'entrée **$f_s = f_e$**
- signaux d'entrée $e(t)$ et de sortie $s(t)$ déphasés
- tension $VCO_{in}(t)$ continue et égale à la valeur moyenne de $\Phi_1(t)$

3- une fois que la boucle est verrouillée ou accrochée, la fréquence d'entrée peut varier dans une certaine plage sans que cette boucle ne décroche. C'est la plage normale de fonctionnement de la PLL ou **plage de verrouillage** caractérisée par l'**égalité des fréquences d'entrée et de sortie**. (voir la vidéo sur la **Diapo 16**)

4- Si la fréquence d'entrée sort de la plage de verrouillage, **la boucle décroche**. Pour la raccrocher, il faut revenir dans une zone appelée **plage de capture** (voir la vidéo sur la **Diapo 18**) :



A-Fonctionnement de la PLL :

Prendre $R_1 = 10 \text{ k}\Omega$, $C_1 = 220 \text{ pF}$ et R_2 infinie. Le CD4046 étant un circuit CMOS, il ne faut jamais appliquer de tension négative sur l'une de ses entrées. Le signal injecté dans la boucle est carré et variant entre 0 et 5 V (sortie TTL du GBF).

1) Appliquer une tension continue sur VCO_{in} et vérifier le bon fonctionnement du VCO. Pour des valeurs de tension comprises entre 0 et 5V, tracer la caractéristique $f_s = f(VCO_{in})$ de l'oscillateur. En déduire la fréquence centrale f_0 du VCO (pour $VCO_{in} = 2,5V$) et sa pente K_0 autour de f_0 en kHz/V.

2) Boucler le système avec $R_3 = 10 \text{ k}\Omega$ et $C_2 = 10 \text{ nF}$. Appliquer à l'entrée de la boucle un signal $e(t)$ carré de fréquence voisine de 100 kHz et vérifier que la boucle se verrouille. En faisant varier lentement la fréquence du signal d'entrée, déterminer les limites des plages de verrouillage et de capture.

3) Pour une fréquence d'entrée $f_e = 80 \text{ kHz}$, relever les oscillogrammes de $e(t)$, Φ_{in} , Φ_1 , VCO_{in} et $s(t)$ **Diapo 17** et montrer que :

- le comparateur de phase est un OU exclusif
- la tension $VCO_{in}(t)$ est égale à la valeur moyenne de $\Phi_1(t)$

Expliquer pourquoi le déphasage entre $e(t)$ et $s(t)$ change lorsqu'on fait varier la fréquence d'entrée.

B-Application à la synthèse de fréquence :

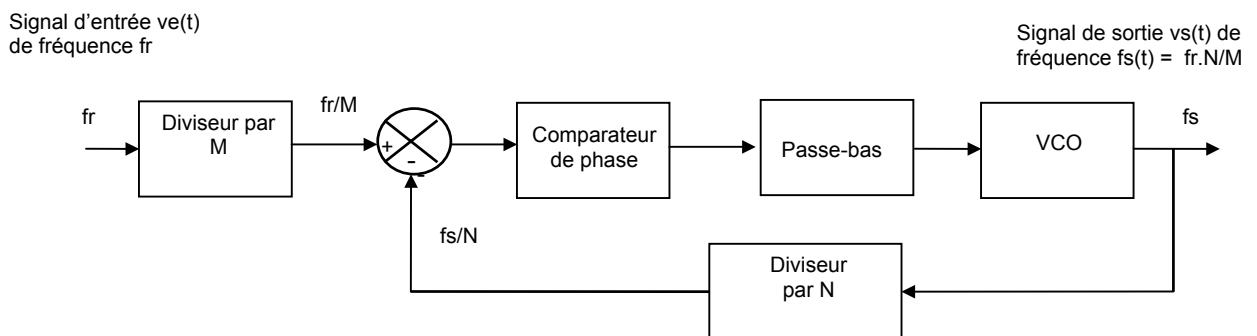
Dans de nombreuses applications et en particulier dans le domaine des télécommunications, on a souvent besoin de signaux de fréquence très stable.

Or les oscillateurs qui fournissent des signaux de fréquence stable sont les oscillateurs à quartz, dont la fréquence d'oscillation est déterminée par celle du quartz.

S'il faut plusieurs valeurs de fréquences différentes, il est peu pratique et coûteux de multiplier le nombre des oscillateurs à quartz et on préfère produire toutes les fréquences à partir d'un seul oscillateur à quartz de référence par l'intermédiaire de synthétiseurs de fréquence.

4) Rajouter un diviseur par $N = 10$ dans la boucle de retour, prendre $C_2 = 100 \text{ nF}$, et verrouiller la boucle sur un signal $e(t)$ de 10 kHz. Relever les oscillogrammes de $e(t)$ et $s(t)$ et vérifier qu'on a bien $f_s = 10.f_e$. Vérifier que le montage fonctionne aussi pour d'autres valeurs de division N . (voir **Diapo 19**)

5) Placer un second diviseur par M sur l'entrée de la boucle. Avec cette structure, il est possible de fabriquer pratiquement n'importe quelle fréquence f_s à partir d'une signal de fréquence de référence f_r . (voir **Diapo 3**)



A partir d'une fréquence de référence $f_r = 100 \text{ kHz}$, choisir les valeurs de M et N pour produire en sortie un signal de fréquence $f_s = 125 \text{ kHz}$ et vérifier le fonctionnement du synthétiseur.

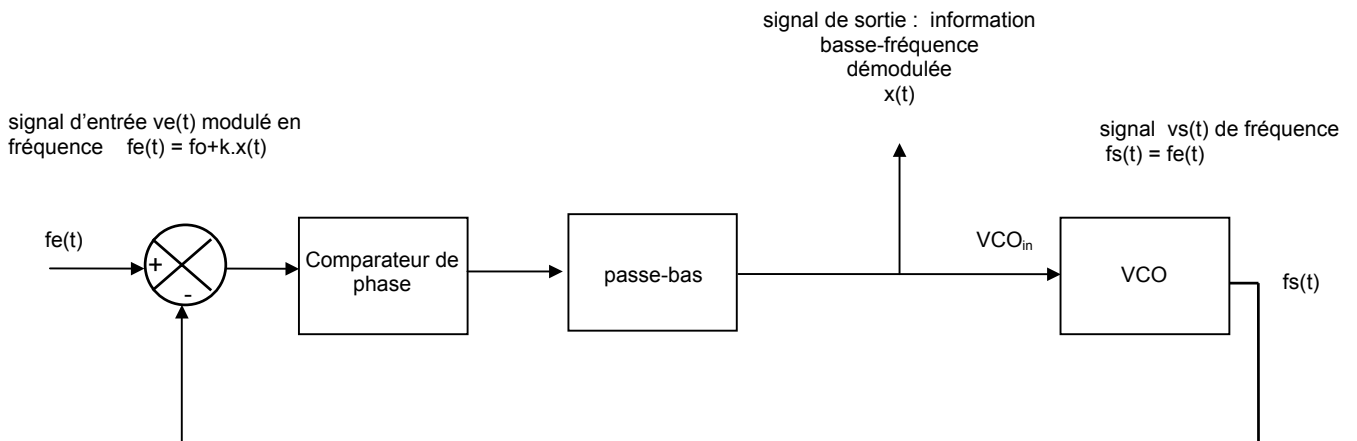
6) Observer l'allure du signal à l'entrée du VCO et mesurer l'amplitude crête-crête de l'ondulation de cette tension. En déduire une estimation de la variation de fréquence parasite en sortie du synthétiseur.

C-Application à la démodulation de fréquence :

La boucle à verrouillage de phase peut être utilisée pour réaliser d'excellents démodulateur FM. (voir **Diapo 5**)

Un démodulateur FM doit convertir une variation de fréquence en variation de tension, et n'est donc rien d'autre qu'un convertisseur fréquence-tension un peu particulier.

La structure du démodulateur FM à PLL est la suivante :



7) Boucler le système avec $R_3 = 10 \text{ k}\Omega$ et $C_2 = 10 \text{ nF}$. Appliquer à l'entrée de la boucle un signal $e(t)$ carré de fréquence voisine de 100 kHz et vérifier que la boucle se verrouille.

8) En faisant varier la fréquence du signal d'entrée dans toute la plage de verrouillage, tracer la caractéristique du démodulateur $VCO_{in} = f(f_e)$. Ce démodulateur est-il linéaire ?

En déduire la pente K_1 du démodulateur en V/kHz dans sa plage de fonctionnement. Comparer cette pente K_1 à la pente K_0 du VCO déterminée précédemment.

► La boucle à verrouillage de phase : réponses

Rédacteur :

Binôme :

Date :

Activité 1 : repérage sur la maquette

Conclusions :

.....

Activité 2 : caractéristique du VCO

Avec $V_{CO_{in}} = 2,5 \text{ V}$, on mesure : $f_s = \dots\dots\dots$

⇒ **Caractéristique du VCO** : > voir courbe n°

Sa pente K_0 autour de f_0 vaut : $K_0 = \dots\dots\dots$

Conclusion :

.....

Activité 3 : verrouillage de la boucle

⇒ en l'absence de signal injecté à l'entrée, on a $f_s = \dots\dots\dots$

⇒ avec $f_e = \dots\dots\dots$ on a $f_s = \dots\dots\dots$

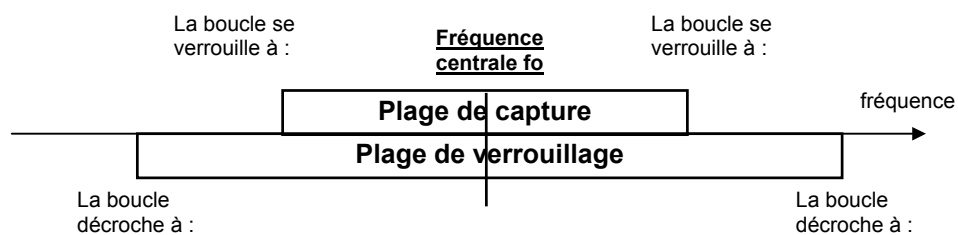
⇒ avec $f_e = \dots\dots\dots$ on a $f_s = \dots\dots\dots$

⇒ avec $f_e = \dots\dots\dots$ on a $f_s = \dots\dots\dots$

Conclusion :

.....

Activité 4 : plages de verrouillage et de capture



Activité 5 : les signaux dans la PLL

⇒ Oscillogramme de $e(t)$ et Φ_{in} : > voir courbe n°

⇒ Oscillogramme de $e(t)$ et Φ_1 : > voir courbe n°

⇒ Oscillogramme de $e(t)$ et VCO_{in} : > voir courbe n°

⇒ Oscillogramme de $e(t)$ et $s(t)$: > voir courbe n°

Conclusion sur le OU exclusif :

.....

Conclusion sur le rôle du filtre :

.....

Conclusion sur le déphasage entre $e(t)$ et $s(t)$:

.....

Activité 6 : application à la synthèse de fréquence

⇒ avec $N = 10$ on relève $f_e =$ et $f_s =$ soit $f_s / f_e =$

⇒ avec $N = 9$ on relève $f_e =$ et $f_s =$ soit $f_s / f_e =$

⇒ avec $N = 8$ on relève $f_e =$ et $f_s =$ soit $f_s / f_e =$

Pour passer de 100 kHz à 125 kHz, on choisit : $M =$ et $N =$

On relève $f_e =$ et $f_s =$ soit $f_s / f_e =$

⇒ Oscillogramme de VCO_{in} : > voir courbe n° l'ondulation vaut : $\Delta VCO_{in} =$

Conclusion sur l'inconvénient de cette ondulation :

.....

Activité 7 : application à la démodulation de fréquence

⇒ Caractéristique du démodulateur : > voir courbe n° pente autour de f_0 : $K_1 =$

il est linéaire il n'est pas linéaire mais ce n'est pas gênant

il n'est pas linéaire et c'est gênant car

Conclusion :

.....